

ВИКОРИСТАННЯ КРИСТАЛІВ З АРХІТЕКТУРОЮ FPGA СЕРІЇ SPARTAN-6 ДЛЯ РЕАЛІЗАЦІЇ ЦИФРОВИХ ПРИСТРОЇВ НА БАЗІ ПЛІС

З кожним днем обсяги інформації, що обробляються телекомунікаційними системами зростають і разом з цим зростають вимоги до ефективності функціонування таких систем. Це, у свою чергу, обумовлює актуальність використання програмованих інтегральних логічних схем (ПЛІС) у таких системах. На сьогодні елементи цифрової обробки сигналів, що використовують у даних системах майже вичерпали свій потенціал підвищення швидкодії. Тому необхідно запропонувати іншу елементну базу, яка може забезпечити достатню швидкодію для сучасних систем обробки інформації.

Одними з головних переваг ПЛІС є їхня універсальність і гнучкість. Універсальність полягає у тому, що можна побудувати практично будь-які рішення, виконані на спеціалізованих мікросхемах, а також замінити (інтегрувати) будь-який мікроконтролер або DSP-процесор, вигравши при цьому в продуктивності, тому що FPGA матриці, як правило, виробляються на технічних процесах високої точності (на сьогоднішній день це 28 нм). Гнучкість полягає у тому, що можна, наприклад, мати одну налаштовану плату з ПЛІС і потім адаптувати її під різні додатки, не побоюючись, що як мінімум 5–7 років апаратне рішення застаріє або ПЛІС знімуть з виробництва (за умови застосування нових сімейств).

Кристали з архітектурою FPGA серії Spartan-6 призначені, насамперед, для всебічного використання в складі серійно випускаємої апаратури різного призначення. Зокрема, ПЛІС даної серії доцільно використовувати для реалізації контролерів високошвидкісних інтерфейсів, вбудовуваних мікропроцесорних систем, що виконуються на базі конфігурованих 32-розрядних ядер сімейства MicroBlaze, пристроїв автомобільної електроніки, систем відеоспостереження.

Кристали серії Spartan-6 виробляються за КМОН-технологією 45 нм. При цьому кристали серії Spartan-6 мають такі особливості:

- Зниження рівня загальної споживаної потужності за рахунок впровадження нових технологічних рішень.
- Використання у складі архітектури кристалів конфігурованих логічних блоків CLB нового покоління, виконаних на основі 6-входових таблиць LUT.
- Нова інфраструктура розподілу тактових сигналів, що забезпечує мінімізацію затримок і розбіжності фронтів тактових сигналів, що виникають при поширенні цих сигналів усередині кристалів.
- Застосування нової модифікації апаратних секцій цифрової обробки сигналів DSP48A1, що відрізняється можливістю роботи на частотах до 250 МГц.
- Присутність апаратних контролерів високошвидкісних інтерфейсів пам'яті різного типу, включаючи DDR, DDR2, DDR3 і LPDDR, що підтримують швидкості передачі даних до 800 Мбіт/с.

Таким чином, ПЛІС являються проміжним етапом між цифровими сигнальними процесорами та спеціалізованими інтегральними схемами. Вони позбавлені недоліків пов'язаних з обмеженістю архітектури, забезпечують високу швидкодію у порівнянні з цифровими сигнальними процесорами та є досить дешевими у порівнянні зі спеціалізованими інтегральними схемами. Також до їх переваг можна віднести велику ємність (до 1 млн. еквівалентних логічних вентилів), можливість реалізації повністю паралельних структур та широкий набір спеціалізованих приладів, вбудованих в ядро ПЛІС. Високорозвинені мови описання апаратури (VHDL, Verilog, AHDL) забезпечують легкість їхньої конфігурації та модернізації функцій всієї системи обробки інформації. Тому на сьогодні найбільш перспективною елементною базою у галузі телекомунікаційних систем є ПЛІС, що задовольняють всім вимогам до ядра цифрової обробки сигналів сучасних телекомунікаційних систем.