

УДК 621.3.049.77:004.85

*Васьківська Д.С., здобувач,
Доровська С.О., здобувач,
Глазок О.М., доцент*

Державний університет «Київський авіаційний інститут»

ЗАСТОСУВАННЯ ГРАФОВИХ НЕЙРОННИХ МЕРЕЖ У ПРОЄКТУВАННІ ІНТЕГРАЛЬНИХ СХЕМ

Зростання складності проектування інтегральних схем та швидкий розвиток машинного навчання зумовили пошук нових методів оптимізації автоматизації проектування електронних схем. Оскільки електронні схеми, при їх розгляді на рівні транзисторів, вентилів, з'єднань регістрів тощо, природним чином моделюються як графи, графові нейронні мережі (ГНМ) демонструють значний потенціал у вирішенні завдань автоматизації проектування, забезпеченні апаратної надійності та безпеки інтегральних електронних схем. Метою роботи є наукове обґрунтування доцільності впровадження ГНМ в інженерію інтегральних схем та визначення параметрів адаптації інструменту GNN4CIRCUITS для автоматизації перетворення схем у графові структури.

Для розв'язання поставлених задач авторами запропоновано використання відкритого інструментарію GNN4CIRCUITS як бази для побудови систем предиктивного аналізу. Наукова новизна полягає у визначенні оптимальних архітектур (GCN, GIN, PNA) для специфічних завдань класифікації вузлів у топологіях високої складності. ГНМ автоматично вивчають специфічні для конкретних завдань ознаки (ембеддинги) безпосередньо з графів схем. Базовий процес ГНМ полягає в агрегації ознак сусідніх вузлів, що у моделі графових згорткових мереж GCN описується наступною формулою:

$$Z^{(l)} = \sigma \left(\hat{D}^{-\frac{1}{2}} \hat{A} \hat{D}^{-\frac{1}{2}} Z^{(l-1)} W^{(l)} \right)$$

де $Z^{(l)}$ – матриця ембеддингів вузлів на l -му рівні, \hat{A} – матриця суміжності з доданими петлями (self-loops), \hat{D} – відповідна їй матриця степенів, $W^{(l)}$ – матриця ваг, що навчається, а σ – нелінійна функція активації.

ГНМ можуть бути застосовані для оцінки затримок та прогнозування перевантаження маршрутизації. Вони дозволяють аналізувати топологію схеми для прогнозування її поведінки ще до завершення етапу фізичного дизайну.

Також використання ГНМ є доцільним для предиктивного аналізу деградації затримок, що відбувається через знос пристроїв, оскільки це дозволяє уникнути ресурсомісткого статичного часового аналізу (STA).

В той же час графові моделі сприяють локалізації дефектів та оцінці стійкості до збоїв [1].

В умовах глобалізації ланцюгів постачання та відсутності еталонної моделі, застосування ГНМ є перспективним методом аналізу апаратної безпеки та виявлення апаратних троянів [1]. Ці мережі також ефективні для аналізу вразливостей методів логічного блокування [2]. У роботі [3] запропоновано застосування ГНМ для аналізу апаратних структур з метою виявлення можливого порушення авторських прав на використані у них схемотехнічні рішення.

У межах даної роботи запропоновано використовувати відкритий інструмент GNN4CIRCUITS як технологічну основу для автоматизації перетворення схем (форматів Verilog або Bench) у графи. Авторами визначено, що підтримка моделей GCN, GIN та PNA дозволяє адаптувати цей інструмент для специфічних задач авіаційної електроніки та легко інтегрувати його в існуючі процеси проєктування.

Висновки

Проаналізовано та підтверджено високу ефективність ГНМ у моделюванні та дослідженні топологій інтегральних схем завдяки їх здатності працювати зі складними графовими структурами. Запропоновано методику інтеграції інструменту GNN4CIRCUITS у цикли проєктування EDA, що дозволяє автоматизувати підготовку даних для навчання моделей GCN та GIN. Визначено ключові технічні проблеми, зокрема масштабованість для схем з мільйонами елементів. Запропоновано шляхи їх подолання через апаратне прискорення мереж та оптимізацію матричних обчислень.

Список використаних джерел:

1. Graph Neural Networks for Integrated Circuit Design, Reliability, and Security: Survey and Tool / Z. El Sayed, Z. Wang, H. Selmani et al. *ACM Computing Surveys*. 2025. Vol. 58, no. 4. Art. 102.

2. Kipf T. N., Welling M. Semi-supervised classification with graph convolutional networks. *Proceedings of the 5th International Conference on Learning Representations (ICLR 2017)*. Toulon, France, 2017. DOI: 10.48550/arXiv.1609.02907.

3. GNN4IP: Graph Neural Network for Hardware Intellectual Property Piracy Detection / L. Alrahis, H. Saleh, B. Mohammad et al. *Proceedings of the 58th ACM/IEEE Design Automation Conference (DAC)*. San Francisco, CA, USA, 2021. P. 1–6.